

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-191636

(43)公開日 平成11年(1999) 7月13日

(51)IntCl.⁶

識別記号

F I

H 0 1 L 33/00

H 0 1 L 33/00

C

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数5 O L (全 10 頁)

(21)出願番号

特願平9-360427

(22)出願日

平成9年(1997)12月26日

(71)出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72)発明者 庄野 博文

徳島県阿南市上中町岡491番地100 日亜化

学工業株式会社内

(72)発明者 豊田 達憲

徳島県阿南市上中町岡491番地100 日亜化

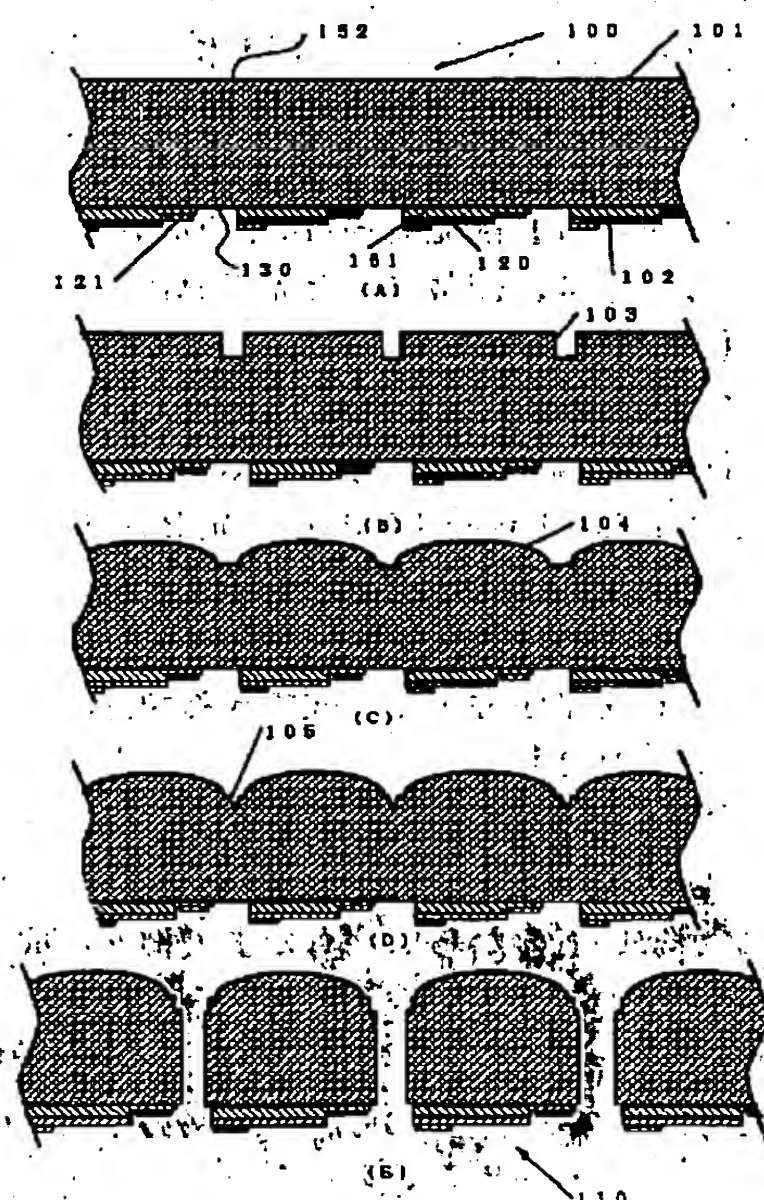
学工業株式会社内

(54)【発明の名称】 光半導体素子及びその製造方法

(57)【要約】

【課題】透光性基板上に窒化物半導体を有する高光利用効率の光半導体素子及びこれを量産性よく形成できる製造方法を提供するものである。

【解決手段】透光性基板101が第1の主面151及び第1の主面と対向する第2の主面152を有し第1の主面151上に窒化物半導体102が積層された光半導体素子110である。特に、第2の主面152の少なくとも一部がレンズ効果を有する曲面形状104となっている。



BEST AVAILABLE COPY

(2)

【特許請求の範囲】

【請求項1】透光性基板(101)が第1の主面(151)及び第1の主面と対向する第2の主面(152)を有し第1の主面(151)上に窒化物半導体(102)が積層された光半導体素子(110)であって、

前記第2の主面(152)の少なくとも一部がレンズ効果を有する曲面形状(104)であることを特徴とする光半導体素子。

【請求項2】前記窒化物半導体(102)が透光性基板(101)上にn型半導体、p型半導体で積層されていると共に少なくとも発光波長又は受光波長に対して非透過性若しくは透過率が低いp型半導体と接するp型電極(120)を有する請求項1記載の光半導体素子。

【請求項3】透光性基板(301)が第1の主面(351)及び第1の主面と対向する第2の主面(352)を有し第1の主面(351)上に窒化物半導体(302)が積層された光半導体素子(310)であって、

前記透光性基板(301)の第2の主面(352)が曲面形状(304)を有すると共に該曲面形状(304)上に、少なくとも窒化物半導体(302)の発光波長若しくは受光波長を反射する反射膜(309)を有することを特徴とする光半導体素子。

【請求項4】透光性基板(101)上に窒化物半導体(102)が積層された半導体ウェハー(100)を分割して形成する光半導体素子(110)の製造方法であって、

前記窒化物半導体(102)積層面側と対向する透光性基板の裏面側から前記窒化物半導体(102)に達しない溝部(103)を形成する工程と、

前記溝部(103)の形成後に前記透光性基板(101)の裏面側を研磨することで曲面形状(104)を形成する工程と、

前記溝部(103)に沿って半導体ウェハー(100)を分離する工程とを有することを特徴とする光半導体素子の製造方法

【請求項5】前記溝部(103)の形成がレーザー照射による請求項4に記載された光半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、短波長LED、短波長LD(Laser Diode)、光センサーや太陽電池などに利用される光半導体素子に係わり、特に透光性基板上に窒化物半導体を有する高光利用効率の光半導体素子及びこれを量産性よく形成できる製造方法に関する。

【0002】

【従来技術】窒化物半導体($\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 、 $0 \leq x$ 、 $0 \leq y$ 、 $x+y \leq 1$)は半導体のバンドギャップが狭いものから広いものまで種々形成することができる。そのため青色や紫外域から橙色に発光波長があるLEDやLD(Laser Diode)として有望視されている。また、高温でも駆動可能な窒化物半導体の特性を活かした光センサーや起電力が高い太陽電池が光半導体素子と

して挙げられる。

【0003】このような窒化物半導体を利用した半導体素子は単結晶を量産性よく形成させることが難しいため、通常屈折率が約1.8と高く臨界屈折角も小さいサファイアやスピネル基板上にMOCVD法などを利用して窒化物半導体を積層せざるを得ない。

【0004】サファイアやスピネルなどに積層される窒化物半導体はヘテロエピ構造である。窒化物半導体はサファイア基板などとは格子定数不整が大きく熱膨張率も異なる。サファイア基板は六方晶系という結晶構造を有しており、その性質上へき開性を有していない。さらに、サファイア、窒化物半導体ともモース硬度がほぼ9と非常に硬い物質である。そのため、GaAsやGaPなど他の半導体とは異なり基板や半導体層そのものが硬い。また、ヘテロエピ構造であるため容易に種々の形状に形成させることもできない。さらに基板自体が絶縁性を持つ場合、半導体層側の制約が多い。

【0005】このような光半導体素子の一例としてLEDチップの製造方法を図6(A)～(D)を用いて示す。図6(A)にはサファイア基板601上にAlNなどを低温で形成させたバッファー層、n型コンタクト層として働くGaN、活性層として働くInGaN、p型クラッド層として働くGaAlN、p型コンタクト層として働くGaNが積層された窒化物半導体602及びp型及びn型半導体をエッチングなどにより露出させた後により形成された電極620、621を有する構成としてある半導体ウェハーを形成する(図6(A))。次に、半導体ウェハーをLEDチップとしての大きさに分割する溝603をダイソーにより形成する(図6(B))。溝603の底面にスクライブライン604を入れる(図6(C))。スクライブライン604に沿って、ローラー等によって圧力を加え半導体ウェハーの分離を行い光半導体素子610を製造する(図6(D))。こうして形成された光半導体素子610の各電極に電力を供給することにより比較的短波長の可視光や紫外域が発光可能なLEDチップを形成することができる。

【0006】

【発明が解決しようとする課題】しかしながら、より発光効率の高い発光素子、変換効率の高い或いは感度の高い受光素子などの光半導体素子が求められる現在においては上記構成の光半導体素子では十分ではなく、より特性の優れた光半導体素子の開発が求められている。したがって、本発明は量産性よく光利用効率の高い光半導体素子を提供することにある。

【0007】

【課題を解決するための手段】本発明は、透光性基板101が第1の主面151及び第1の主面と対向する第2の主面152を有し第1の主面151上に窒化物半導体102が積層された光半導体素子110である。特に、

(3)

3

第2の主面152の少なくとも一部がレンズ効果を有する曲面形状104となっている。

【0008】本発明の請求項2に記載の光半導体素子は、窒化物半導体102が透光性基板101上にn型半導体、p型半導体で積層されていると共に少なくとも発光波長又は受光波長に対して非透過性若しくは透過率が低いp型半導体と接するp型電極120を有する。

【0009】本発明の請求項3に記載の光半導体素子は、透光性基板301が第1の主面351及び第1の主面と対向する第2の主面352を有し第1の主面351上に窒化物半導体302が積層された光半導体素子310である。特に、透光性基板301の第2の主面352が曲面形状304を有すると共に曲面形状304上に、少なくとも窒化物半導体302の発光波長若しくは受光波長を反射する反射膜309が形成されている。

【0010】本発明の請求項4に記載された光半導体素子の製造方法は、透光性基板101上に窒化物半導体102が積層された半導体ウェハー100を分割して形成する光半導体素子110の製造方法である。特に、窒化物半導体102積層面側と対向する透光性基板の裏面側から前記窒化物半導体102に達しない溝部103を形成する工程と、溝部103の形成後に透光性基板101の裏面側を研磨することで曲面形状104を形成する工程と、溝部103に沿って半導体ウェハー100を分離する工程とを有する製造方法である。

【0011】本発明の請求項5に記載された光半導体素子の製造方法は、溝部103の形成にレーザー照射を利用するものである。

【0012】

【発明の実施の形態】本発明者は種々の実験の結果、窒化物半導体が積層された透光性基板を特定形状とすることにより光利用効率の高い光半導体素子を形成できることを見出し本発明を成すに至った。また、光半導体素子形成時に研磨工程を追加するだけで比較的簡単に量産性よく上述の特定形状をもった光半導体素子を形成できることを見出したものである。

【0013】本発明は窒化物半導体形成時に使用する透光性基板を曲面形状に加工することにより、光半導体素子内部に閉じこめられていた光を外部に効率よく放出させ光利用効率を向上させたものである。また、窒化物半導体ウェハー分割時に形成する溝部を利用することにより上述の曲面形状を制御性よく形成できることにより量産性の高い窒化物半導体素子を形成できるものである。

【0014】即ち、図6(D)のような光半導体素子610である発光素子の形状では、窒化物半導体層で発光した発光波長の一部は基板裏面側にも向かう。これらの光は基板形状が略直方体形状になっていることもあり、基板内で臨界角反射をおこして窒化物半導体素子の外部に光が出ていかない。外部に放出されたとしても基板内で吸収損失を生じるものもある。同様に、受光素子では

4

外部からの光が全反射等され窒化物半導体層に効率よく吸収できていないと考えられる。

【0015】本発明は図2の如く、光半導体素子の基板裏面側を曲面形状204としてレンズ効果を持たすことにより半導体層202で発光して裏面に向かった光の臨界角反射を防ぎ効率よく光を取り出す。或いは、裏面側から入射しようとする受光波長の臨界角反射を防ぎ効率よく集光して取り込むことを可能とする。即ち、臨界角屈折率を透光性基板201の形状を変えることにより大きくさせ光利用効率を向上させたものである。

【0016】また、本発明は図1の如く半導体ウェハー100から光半導体素子110の分割時に使用する溝部103を利用することにより量産性よく上述の光半導体素子110を形成することができるものである。即ち、半導体ウェハー100分割時に使用する透光性基板101に設けられた溝部103を研磨することにより所望の曲面形状104をも制御性良く形成させることができると共に量産性をも向上しうるものである。以下本発明の構成例を示す。

【0017】発光素子として具体的には、裏面側が研磨により凹レンズ形状となったサファイア基板の表面上にGaNのバッファ層を形成させる。バッファ層上にn型GaNからなるコンタクト層、アンドープInGaNからなる発光層、p型AlGaNからなるクラッド層、p型GaNからなるコンタクト層を積層させることにより光拡散性があり光利用効率の高い発光ダイオードを形成させることができる。

【0018】同様に、受光素子として具体的には、裏面側が研磨により凸レンズ形状のスピネル基板の表面上にGaNのバッファ層を形成させる。バッファ層上のn型GaNに一对の対向電極を形成させることにより光感度の高い光センサーを形成させることもできる。以下、本発明の構成について詳述する。

【0019】(光半導体素子110、210、310、410、510)本発明の光半導体素子とは透光性基板101上に窒化物半導体($\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$)102が形成されたものであり光電変換素子として機能する。窒化物半導体102は、透光性基板上にMOCVD法やHVPE法を利用して形成させることができる。透光性基板上には低温で形成させたGaN、AlN、GaAlNなどのバッファ層を利用することによりその上に形成させる窒化物半導体の結晶性をより向上させることができる。窒化物半導体はそのまま形成させるとn型伝導性を持つ半導体を形成することができる。所望の抵抗率などを持ったn型半導体などとさせるためには、Si、Ge、C、Tiなどのn型不純物をドーピングさせることにより形成させることができる。

【0020】他方、窒化物半導体はp型不純物としてMg、Zn、Be、Ca、Sr及びBaをドーピングしただけ

(4)

5

ではp型化し難い。低抵抗なp型半導体とするためにはp型不純物をドーブした後、400℃以上の温度でアニールさせる或いは電子線照射させることによりp型化させることができる。窒化物半導体を所望によりp型、i型及びn型に複数積層させショットキー接合、MIS接合、PIN接合、pn接合などとする事により発光素子や受光素子として形成させることができる。

【0021】このような窒化物半導体を形成させる基板としては、炭化珪素、窒化ガリウム、酸化亜鉛、サファイアやスピネルなどが挙げられるが量産性、その後形成させる窒化物半導体の結晶性を考慮して透光性絶縁基板であるサファイアやスピネルが好ましい。

【0022】光半導体素子110は窒化物半導体ウェハー100の透光性基板101に溝部103を形成させた後、レーザーやスクライバーなどによりブレイク・ライン105を形成し外力により分割することで形成することができる。したがって、溝部103の形成はレンズ効果を有する透光性基板裏面側152の曲面形状を形成した後でもよいし、溝部103を利用して形成することもできる。

【0023】溝部103を利用して曲面形状104を形成させる場合は量産性よく簡単に本発明の光半導体素子110を形成させることができる。

【0024】透光性基板裏面152側のレンズ効果を有する曲面104とは、透光性基板101の端部のみ湾曲し基板側から観測して縁なしの正方形や長方形を形成するものでも良いし、レンズ効果が顕著な円形、楕円形などでもよい。また、レンズ効果を奏するものも凸レンズ形状や凹レンズ形状など種々選択することができる。

【0025】光半導体素子110の透光性基板がレンズ効果を有する場合、特に光半導体素子110の電極120を光の反射などに有効利用することができる。そのため、光半導体素子の電極材料には、金、アルミニウム、白金や種々の合金、ITOなどの金属酸化物を種々選択することができる。金属で形成させた場合、その膜厚を調整させることにより透過率が低く反射性が高い反射膜120や透過率の高い透明電極320としても利用することができる。

【0026】光半導体素子310、410の曲面形状304の上に形成される反射膜309、409としては、窒化物半導体302が発光する或いは受光する光を効率よく反射するものであればよく、金、銀、銅、アルミニウム等の金属の他、合金や誘電体多層膜で形成させることもできる。

【0027】(窒化物半導体ウェハーに形成された溝部103、303、503、513)半導体積層面側151と対向する透光性基板側裏面152から半導体層102に達しない溝部103は、研磨により透光性基板101の裏面に曲面104を形成させることに利用される。溝部103の少なくとも一部は後に窒化物半導体ウェハ

6

ー100から窒化物半導体素子110に分割させるために好適に利用することができる。

【0028】本発明において透光性基板101に設けられた溝部103は曲面形状104を形成させるためにも利用することができる。特に、曲面形状104は設けられる溝部103の間隔や溝部の深さにより制御することができる。

【0029】具体的には、裏面を同じように研磨させても溝部以外の部分(凸部)の大きさが一定で溝部の幅を変化させる或いは溝部の幅が一定で溝部以外の部分(凸部)の大きさを変化させることにより研磨速度が異なる。溝部以外の部分(凸部)の幅が一定で溝部の間隔を広くさせれば広くなるほど研磨速度が速くなる傾向にある。また、溝部の幅が狭い(凸部占有率が高い)ほど凸部の研磨能率は低下するが選択性は優れる。同様に溝の幅が一定で溝部以外の部分(凸部)の大きさが小さくなればなるほど研磨速度が速くなる傾向にある。

【0030】これらはポリシングによる研磨圧力分布により差が生じると考えられるため溝部の幅、間隔や深さによって透光性基板の曲面を所望に形成させることができる。溝部の大きさや深さなどと研磨により透光性基板の曲面を所望の曲面形状に形成させることができる。透光性基板の曲面形状としては凸レンズ形状、凹レンズ形状が挙げられる。また、発光観測面側から見て真円形状や楕円形上など種々の曲面を構成することができる。

【0031】ダイサーにより溝部を形成させる場合は、溝部の幅が15から35 μm が好ましく、より好ましくは20から25 μm である。15 μm より溝の幅が狭くなるとダイサーの刃先のぶれが大きく均一に形成し難い傾向にある。また、溝部の幅が大きければ大きいほど半導体ウェハーから分割できる窒化物半導体素子の数が少なくなり量産性が悪くなる。また、半導体ウェハーの分離に利用される溝部の深さは、半導体ウェハーを端面が平滑に分割させるために20 μm 以上が好ましい。特に、溝部はその底面と半導体積層面側の表面との間隔が30から100 μm の範囲内でほぼ均一であることが好ましい。

【0032】溝部の幅をより小さくかつ深く形成させるためにはレーザー加工機によりサファイア基板やスピネル基板に溝部を形成させることができる。このようなレーザー加工機としては、YAGレーザー、エキシマレーザーやCO₂レーザーが好適に用いることができる。特に、YAGレーザーは熱の変質が少なく溝部を形成することができる。また、CO₂レーザーは出力を向上させることができるためより大きなかつ、より深い溝部の形成に優れる。レーザー加工機によって照射されるレーザー照射面の形状はフィルターを通すことなどにより真円状、楕円状や矩形状など所望の形状に調節させることもできる。

【0033】レーザー加工機により溝部を形成させる場

(5)

7

合はレーザー照射装置自体を移動させても良いし照射されるレーザーのみミラーなどで走査して溝部を形成させることもできる。さらには、半導体ウェハーを保持するステージを水平方向に種々駆動させることにより所望の深さの溝部を縦横所望に形成させることができる。

【0034】(研磨)断面形状が矩形形状を示す基板を研磨した場合、矩形形状のエッジ部分の研磨が特に進行し角が落ちたような形状になる。半導体ウェハー100の基板裏面側152から半導体層102に達しない溝部103を形成し、その後半導体ウェハーの裏面側152を研磨することにより溝部103以外の透光性基板裏面部分に曲面形状104が形成される。

【0035】透光性基板101の研磨は半導体ウェハー100に一定の加圧をかけスラリを用いて行うことができる。研磨に用いられるスラリには種々のものが挙げられるがシリカやダイヤモンドなどが好適に挙げられる。溝部を半導体ウェハーの分割に利用する場合、上述の如き溝部の幅や深さに制限があるため透光性基板の曲面を形成させるためには、砥粒の平均粒径を $6\mu\text{m}$ 以下のものを用いることが好ましく平均粒径 $3\mu\text{m}$ がより好ましい。以下、本発明の具体的実施例について詳述するが本実施例のみに限定されるものでないことは言うまでもない。

【0036】

【実施例】(実施例1)厚さ $200\mu\text{m}$ であり洗浄されたサファイアを透光性基板101としMOCVD法を用いて窒化物半導体102を積層させ窒化物半導体ウェハー100を形成させた。窒化物半導体は基板を分割した後光半導体素子110である発光素子として働くよう多層膜として成膜させた。まず、 510°C において原料ガスとして NH_3 (アンモニア)ガス、TMG(トリメチルガリウム)ガス及びキャリアガスである水素ガスを流すことにより厚さ約 200\AA のバッファ層として働くGa₂Nを形成させた。

【0037】次に、TMGガスの流入を止めた後、反応装置の温度を 1150°C に挙げ再び NH_3 (アンモニア)ガス、TMGガス、ドーパントガスとして SiH_4 (シラン)ガス、キャリアガスとして水素ガスを流すことによりn型コンタクト層として働く厚さ約 $4\mu\text{m}$ のGa₂N層を形成させた。

【0038】活性層は、一旦、キャリアガスのみとさせ反応装置の温度を 800°C に保持した後、原料ガスとして NH_3 (アンモニア)ガス、TMGガス、TMI(トリメチルインジウム)及びキャリアガスとして水素ガスを流すことにより厚さ約 3nm のアンダーレイヤーInGa₂N層を堆積させた。

【0039】活性層上にクラッド層を形成させるため原料ガスの流入を停止し反応装置の温度を 1050°C に保持した後、原料ガスとして NH_3 (アンモニア)ガス、TMA(トリメチルアルミニウム)ガス、TMGガス、

8

ドーパントガスとして Cp_2Mg (シクロペンタジエールマグシウム)ガス及びキャリアガスとして、水素ガスを流しp型クラッド層として厚さ約 $0.1\mu\text{m}$ のGaAlN層を形成させた。

【0040】最後に、反応装置の温度を 1050°C に維持し原料ガスとして NH_3 (アンモニア)ガス、TMGガス、ドーパントガスとして Cp_2Mg ガス及びキャリアガスとして水素ガスを流しp型コンタクト層として厚さ約 $0.5\mu\text{m}$ のGa₂N層を形成させた(なお、p型窒化物半導体層は 400°C 以上でアニール処理してある。)

【0041】半導体ウェハー100に、RIE(Reactive Ion Etching)によって窒化物半導体表面側151から溝部103が形成されるサファイア基板101との境界面が露出するまでエッチング面130を形成させ複数の島状窒化物半導体層102が形成された半導体ウェハー100を用いる。なお、エッチング時にpn各半導体が露出するようマスクを形成させエッチング後除去させてある。また、pn各半導体層には、p型電極120、n型電極121として金属電極がスパッタリング法により形成されている。サファイア基板側152から光を取り出すため、半導体上に設けた電極を発光波長に対して非透過性若しくは透過率が低くなるような厚さとさせてある(図1(A))。

【0042】形成された窒化物半導体ウェハー100のサファイア基板101を $100\mu\text{m}$ まで研磨した後、半導体ウェハー100のサファイア基板101裏面側152が上になるように水平方向に自由駆動可能なテーブル上に真空チャックを用いて固定させた(不示図)。

【0043】ブレード回転数 $30,000\text{rpm}$ 、切断速度 3mm/sec でステージを移動させることによりサファイア基板101の底面に幅約 $25\mu\text{m}$ 、深さ約 $20\mu\text{m}$ の溝をほぼ均一に縦横に形成し溝部103とさせる。溝部103は窒化物半導体ウェハー101のサファイア基板裏面側152から見るとエッチング面130と略平行に形成されておりそれぞれがその後に光半導体素子110となる $30.0\mu\text{m}$ 角の大きさに形成させてある(図1(B))。

【0044】次に、片面研磨機と研磨剤となる平均粒径 $3\mu\text{m}$ のダイヤモンド・スラリを用いてサファイア基板の裏面側152に研磨を行い、レンズ作用をする曲面形状104に形成する(図1(C))。

【0045】半導体ウェハー100を洗浄後、曲面形状104を形成するために利用した溝部103にスクライバーによりスクライプライン105を形成する(図1(E))。

【0046】溝部103に沿ってローラー(不示図)により荷重をかけ、窒化物半導体ウェハー100を切断分離することができる(図1(E))。

【0047】以上のようにして、透光性基板がレンズ効

(6)

9

果を有する曲面形状を持つフリップチップ型の光半導体素子110としてLEDチップを形成することができる。

【0048】このLEDチップの実装例を図2に示す。窒化物半導体層202が積層された表面側を下向きにマウント部材として導電性ペースト206であるAg含有樹脂を用いて実装基板208上の電極207に固定する。透光性基板201の裏面側に形成した曲面形状204がレンズとして機能し光半導体素子210の光量が有効に利用可能となる。また、Auを厚膜で堆積させることにより発光波長に対するp型電極220の反射率を高くしてある。これにより図中下方に向いて半導体発光層から放出された発光波長もp型電極220で反射し効率よく光半導体素子から取り出すことが可能となる。また、p型電極の発光波長に対する透過率を低くすることによって、光半導体素子から放出される発光波長によりマウント部材206の劣化を防ぐことが可能となる。

【0049】また、光ファイバー209との光学的な接続性も向上することができる。さらに、図7の如く、溝部端面が曲面形状となっているためスクライバー駆動時にスクライバーの刃先が溝部からずれ歪んだスクライブライン702が形成されることがない。即ち、スクライバーの刃先をガイド可能な溝部周辺に沿って所望通りのスクライブライン701を形成することができる。さらに、溝部を窒化物半導体ウェハー分割のためにも利用するため、窒化物半導体ウェハー分割の工程を簡略化することが可能となる。

【0050】（実施例2）厚さ200 μ mであり洗浄されたサファイアを透光性基板301としMOCVD法を用いて窒化物半導体302を積層させ窒化物半導体ウェハー300を形成させた。窒化物半導体302は透光性基板301を分割した後に光半導体素子である発光素子310として働くよう多層膜として成膜させた。まず、510 $^{\circ}$ Cにおいて原料ガスとしてNH₃（アンモニア）ガス、TMG（トリメチルガリウム）ガス及びキャリアガスである水素ガスを流すことにより厚さ約200オングストロームのバッファ層として働くGa₂Nを形成させた。

【0051】次に、TMGガスの流入を止めた後、反応装置の温度を1150 $^{\circ}$ Cに挙げ再びNH₃（アンモニア）ガス、TMGガス、ドーパントガスとしてSiH₄（シラン）ガス、キャリアガスとして水素ガスを流すことによりn型コンタクト層として働く厚さ約4 μ mのGa₂N層を形成させた。

【0052】活性層は、一旦、キャリアガスのみとさせ反応装置の温度を800 $^{\circ}$ Cに保持した後、原料ガスとしてNH₃（アンモニア）ガス、TMGガス、TMI（トリメチルインジウム）及びキャリアガスとして水素ガスを流すことにより厚さ約3nmのアンダーレインGa₂N層を堆積させた。

10

【0053】活性層上にクラッド層を形成させるため原料ガスの流入を停止し反応装置の温度を1050 $^{\circ}$ Cに保持した後、原料ガスとしてNH₃（アンモニア）ガス、TMA（トリメチルアルミニウム）ガス、TMGガス、ドーパントガスとしてCp₂Mg（シクロペンタジエリルマグネシウム）ガス及びキャリアガスとして、水素ガスを流しp型クラッド層として厚さ約0.1 μ mのGaAlN層を形成させた。

【0054】最後に、反応装置の温度を1050 $^{\circ}$ Cに維持し原料ガスとしてNH₃（アンモニア）ガス、TMGガス、ドーパントガスとしてCp₂Mgガス及びキャリアガスとして水素ガスを流しp型コンタクト層として厚さ約0.5 μ mのGa₂N層を形成させた（なお、p型窒化物半導体層は400 $^{\circ}$ C以上でアニール処理してある。）。

【0055】半導体ウェハー300に、RIE（Reactive Ion Etching）によって窒化物半導体が積層された表面側351から溝部が形成されるサファイア基板との境界面が露出するまでエッチングしエッチング面320を形成させ複数の島状窒化物半導体層が形成された半導体ウェハー300を用いる。なお、エッチング時にpn各半導体が露出するようマスクを形成させエッチング後除去させてある。また、pn各半導体層には、p型電極320及びn型電極321として電極がスパッタリング法により形成されている。半導体表面側からp型電極320を介して光を取り出すためp型電極320の厚みをAuを1000オングストロームと薄く形成させてある（図3（A））。

【0056】こうして形成された窒化物半導体ウェハー300のサファイア基板301を100 μ mまで研磨した後、半導体ウェハー300のサファイア基板裏面側352が上になるように水平方向に自由駆動可能なテーブル上に真空チャックを用いて固定させた（不示図）。

【0057】ブレード回転数30,000rpm、切断速度3mm/secでステージを移動させることによりサファイア基板301の底面に幅約25 μ m、深さ約20 μ mの溝をほぼ均一に縦横に形成し溝部303とさせる。溝部303は、半導体ウェハー300のサファイア基板裏面側352から見るとエッチング面330と略平行に形成されておりそれぞれがその後に光半導体素子310となる300 μ m角の大きさに形成させてある（図3（B））。

【0058】次に、片面研磨機と研磨剤となる平均粒径3 μ mのダイヤモンド・スラリを用いてサファイア基板301の裏面側352の研磨を行い透光性基板301がレンズ効果を有する曲面形状304を形成する。

【0059】半導体ウェハー300を洗浄後、真空蒸着法によりAlの反射膜309を窒化物半導体ウェハーの裏面全面となる透光性基板裏面側352上に形成する（図3（C））。

50

(7)

11

【0060】反射膜309の形成後に、溝部303の底面にレーザー照射により深さ5 μ mのブレイク・ライン305を形成する(図3(D))。

【0061】次に、溝部303に沿って加重をかけたローラーを走らせ半導体ウエハー300を切断し光半導体素子310であるLEDチップを形成させる(図3(E))。

【0062】溝部303、スクライブ・ライン305の形成をレーザーで行うため、スクライバーなど機械的に溝部を形成させるものに較べカッターの消耗、劣化による加工精度のバラツキ、刃先交換のために発生するコストを低減することができる。また、溝部303を窒化物半導体ウエハー300分割のためにも利用するため、半導体ウエハー分割の工程を減らすことが可能となる。さらに、レーザー照射により反射膜が設けられた透光性基板上にブレイク・ラインを形成するため、ブレイク・ライン形成時にブレードが反射膜309を構成するAlなどの金属による目詰まりを起こすこともない。

【0063】この光半導体素子410の実装例を図4に示す。エポキシ樹脂などのマウント部材を用いて光半導体素子を実装基板408にマウントし光半導体素子410の電極と実装基板408上に設けられた外部電極とをワイヤーボンディングすることにより実装が完成する

(不示図)。光半導体素子410の透光性基板裏面側が曲面形状を有するため発光波長を効率よく集光して外部に取り出すことが可能となる。また、反射膜409はマウント部材406に入射する光量を低減するため、光半導体素子410や外部からの発光波長が原因となるダイボンド部材406の劣化を低減することが可能となる。特に、野外で使用される光半導体素子や発光波長が紫外線域にある場合は効果が大きい。

【0064】(比較例1) 実施例1において研磨工程を行わず、曲面を持たない以外は同様にしてLEDチップを形成させた。形成されたLEDチップを、実施例1及び実施例2のLEDチップと比較した。実施例1のLEDチップと比較したところ実施例1の光量が曲面を持たない比較例1のLEDチップに較べ約1.3倍に向上する。同様に実施例2のLEDチップと比較したところ実施例2の光量が曲面を持たない比較例1のLEDチップに較べ約1.2倍に向上する。

【0065】(実施例3) 溝部503をレーザーにより形成させると共に光半導体素子の分割に利用しない溝部513も形成させた以外は実施例1と同様にして半導体ウエハー500を形成させた(図5(A))。なお、レーザー(356nm)はYAGレーザー照射装置から16J/cm²で照射させつつステージを移動させることによりサファイア基板501の底面に幅約30 μ m、深さ約5 μ mの溝を縦横に形成し溝部503とさせてある。溝部503はその底面と半導体層面の表面との間隔が、95 μ m内で、ほぼ均一になるように調整し形成さ

12

れる。分割に利用しない溝部513は溝部503よりも浅く形成させてある。

【0066】透光性基板501の裏面側552を研磨することにより半導体ウエハー裏面に曲面形状504を形成する。研磨により後に形成される光半導体素子510の1個に対して4個のレンズとして働く曲面形状が形成される(図5(C))。

【0067】次に光半導体素子510の大きさに相当する溝部503の底面にのみブレイク・ライン505を形成する。このとき、レーザーによって形成されるブレイク・ライン505の深さが、3 μ m以上になるようにレーザー出力を調整する(図5(D))。

【0068】続いて、溝部503に沿ってローラーによって荷重を作用させ、半導体ウエハー500を切断し光半導体素子510を分離する(図5(E))。

【0069】溝部503、513、ブレイク・ライン505の形成をレーザーで行うため、カッターの消耗、劣化による加工精度のバラツキ、刃先交換のために発生するコストを低減することができる。

【0070】

【発明の効果】光半導体素子は基板裏面側が曲面形状を持ち、従来は臨界角反射の為に光半導体素子の外部に取り出せなかった光を取り出せる。或いは、取り込めなかった光を取り込めるようになり光半導体素子の光利用効率が向上する。

【0071】曲面形状をもつ透光性基板裏面上に反射膜を形成することにより、透光性基板裏面側が発光波長又は受光波長に対してパラボナ・アンテナ同様の効果を果たす。そのため、効率よく光半導体素子から光を取り出す又は光を取り込むことが可能となる。

【0072】さらに、光半導体素子を半導体層面側を下にして実装するフリップチップ型とする場合、曲面形状の基板裏面がレンズとしての効果を持つ。更に、p型電極が反射鏡として機能するため発光効率若しくは受光効率の高い光半導体素子となる。

【0073】本発明の製造方法とすることにより、簡単に光利用効率の高い光半導体素子を製造することが可能となる。

【0074】また、レーザーにより溝部を形成することにより、従来のようなスクライブ・カッター劣化、交換により発生していた加工コストの低減が可能となる。溝部に沿ってウエハーを分割することにより、形状の揃った光半導体素子を比較的簡単に歩留りよく得ることが可能となる。

【図面の簡単な説明】

【図1】図1は実施例1における光半導体ウエハーの加工方法を示した模式図である。

【図2】図2は実施例1における光半導体素子の実装例を示した模式図である。

【図3】図3は実施例2における光半導体ウエハーの加

(8)

13

工方法を示した模式図である。

【図4】図4は実施例2における光半導体素子の実装例を示した模式図である。

【図5】図5は実施例3における光半導体ウエハの加工方法を示した模式図である。

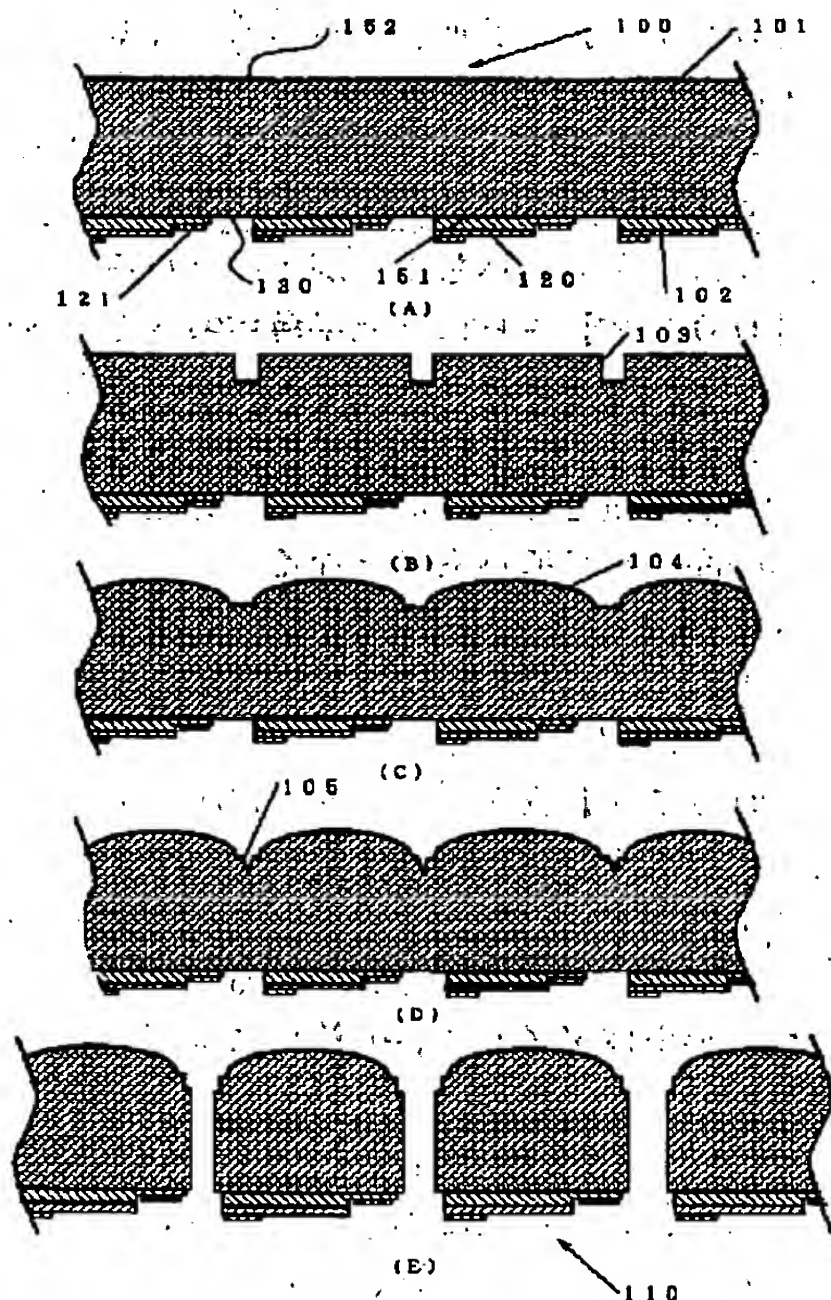
【図6】図6は本発明と比較のために示す光半導体ウエハの加工方法を示した模式図である。

【図7】図7は本発明の効果の一つを示す模式的説明図である。

【符号の説明】

100、300、500・・・窒化物半導体ウエハ
 101、201、301、401、501・・・透光性基板
 102、202、302、402、502・・・窒化物半導体
 103、303・・・透光性基板に設けられた溝部
 104、204、304、504・・・透光性基板の裏面側に設けられた曲面形状
 105、305、505・・・ブレイク・ライン
 110、210、310、410、510・・・光半導体素子
 120、220、320、420・・・p型電極

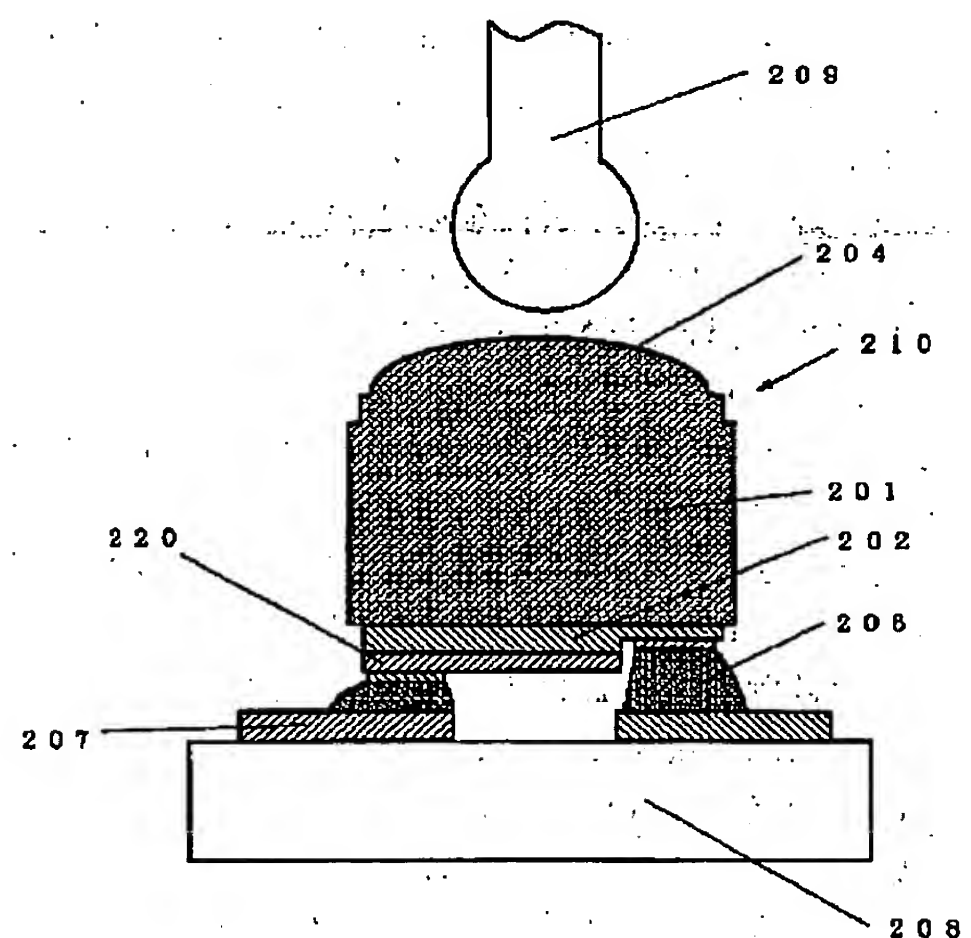
【図1】



14

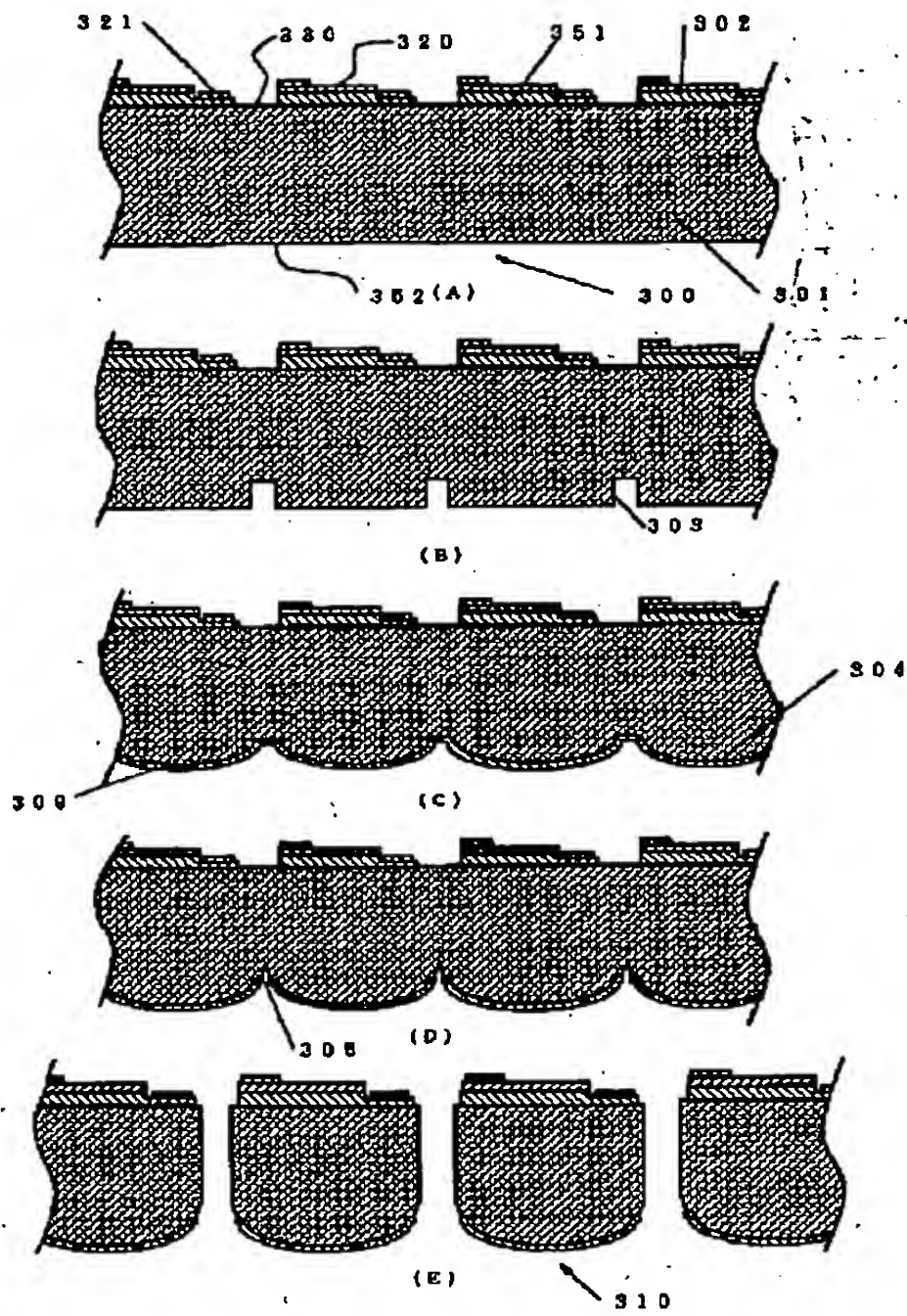
121、321、421・・・n型電極
 130、330・・・エッチング面
 151、351、551・・・第1の主面
 152、352、552・・・第2の主面
 206、406・・・マウント部材
 207・・・実装基板上の電極
 208、408・・・実装基板
 209・・・光ファイバーの端部
 309、409・・・反射膜
 503・・・光半導体素子の分割に利用する溝部
 513・・・光半導体素子の分割に利用しない溝部
 600・・・半導体ウエハ
 601・・・透光性基板
 602・・・窒化物半導体
 603・・・溝
 604・・・スクライブ・ライン
 610・・・光半導体素子
 620・・・p型電極
 621・・・n型電極
 701・・・溝に沿って形成された所望通りのスクライブライン
 702・・・歪んだスクライブライン

【図2】

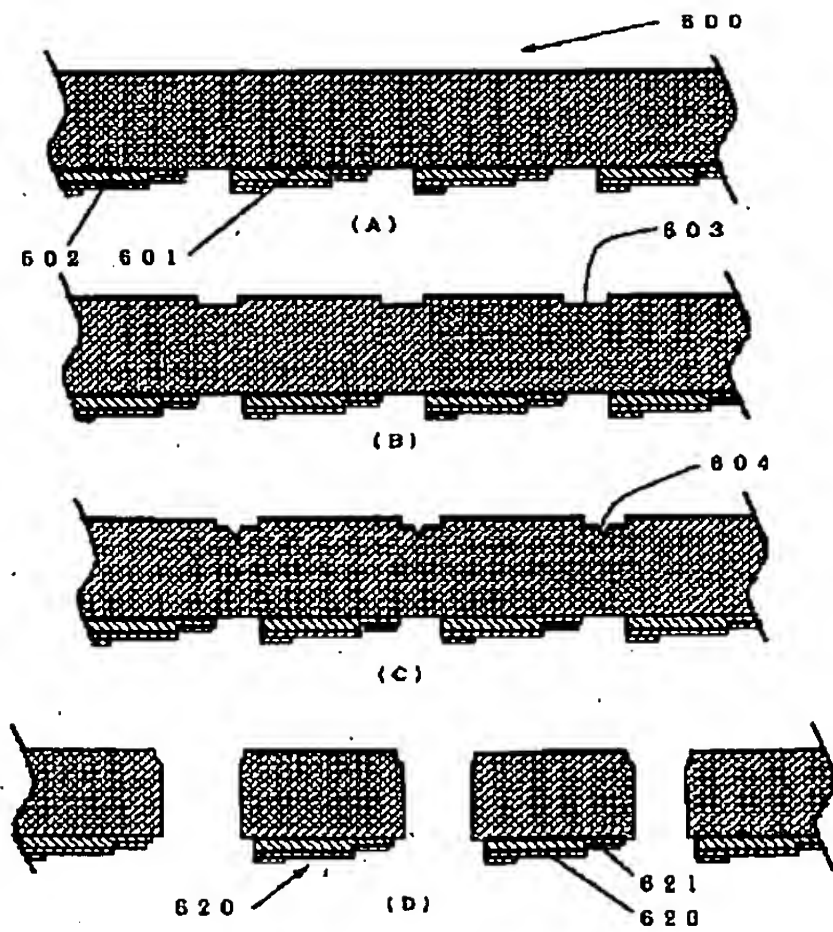


(9)

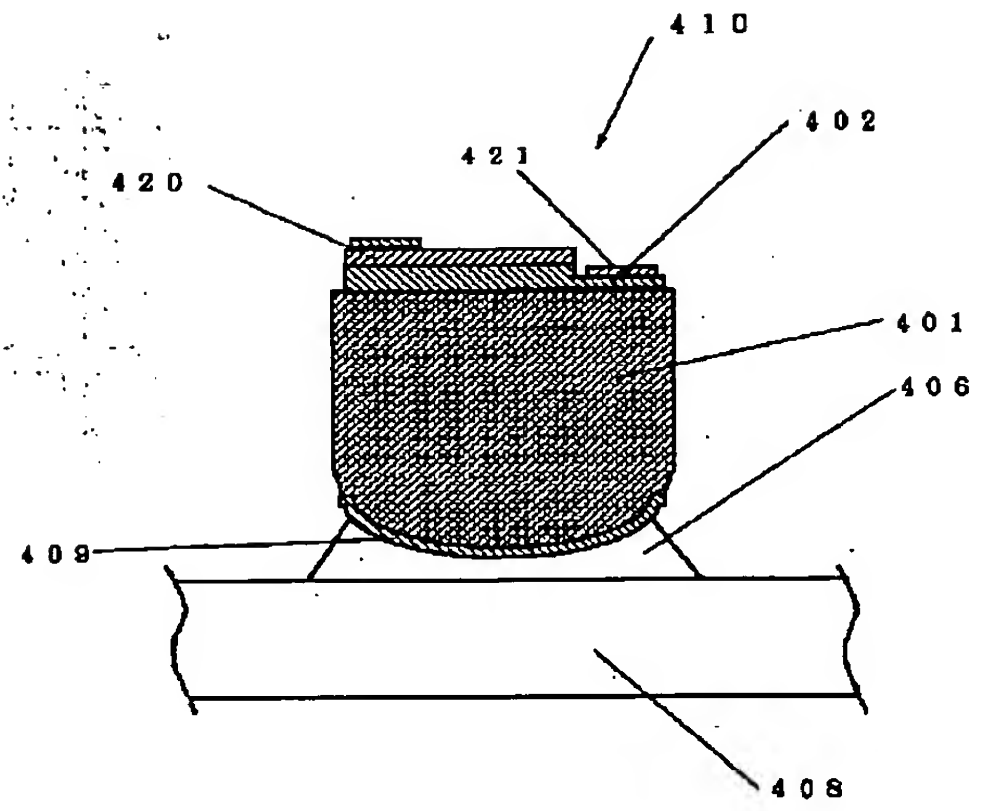
【図3】



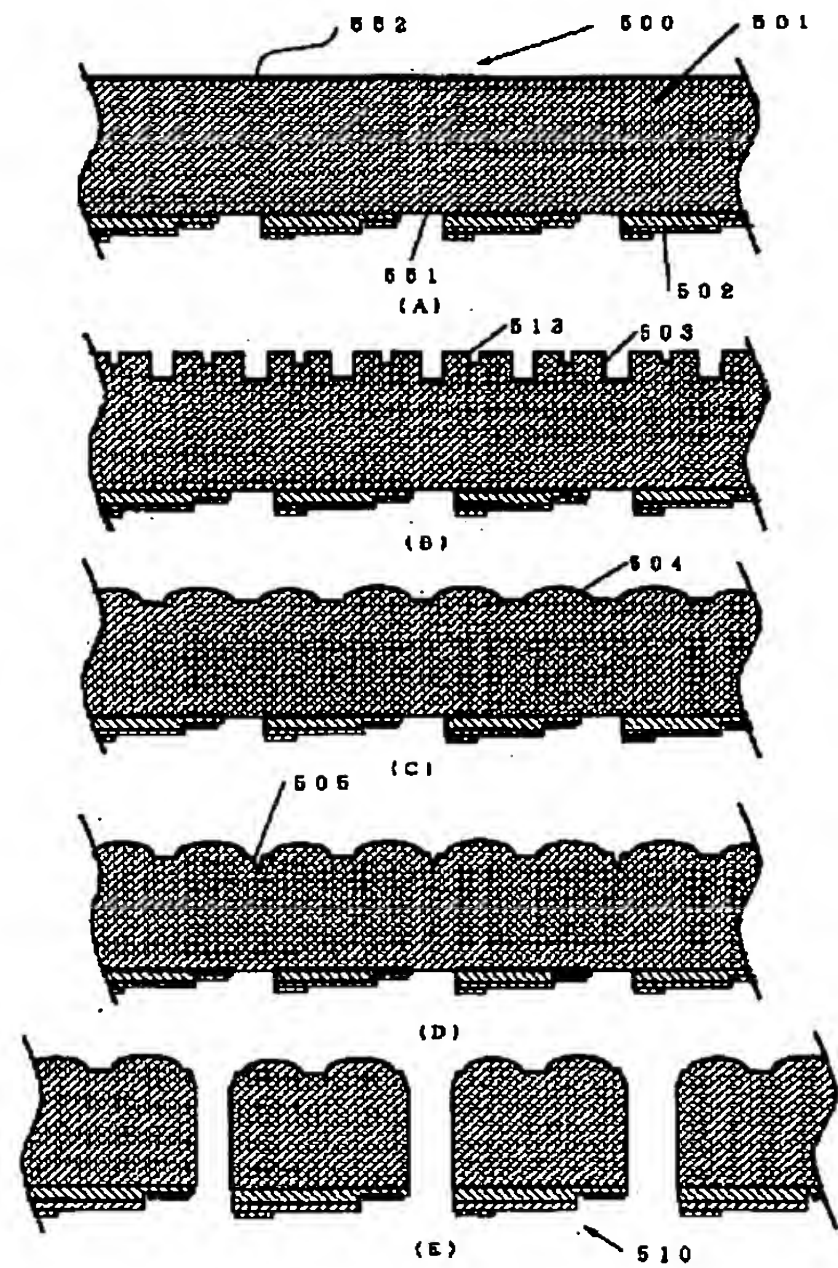
【図6】



【図4】

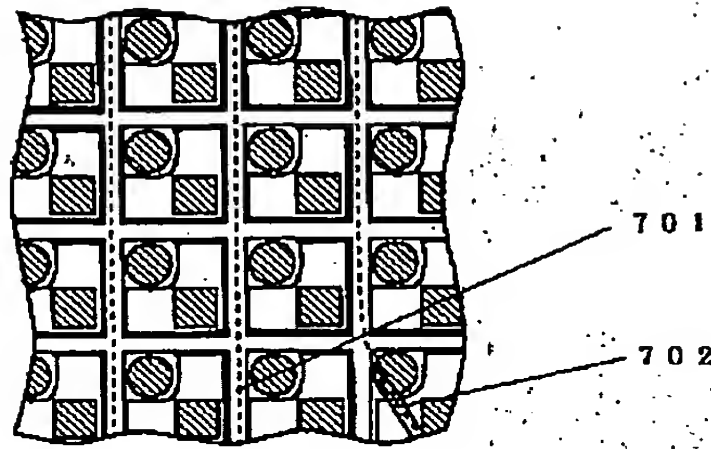


【図5】



(10)

【図7】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-191636

(43)Date of publication of application : 13.07.1999

(51)Int.Cl.

H01L 33/00

H01S 3/18

(21)Application number : 09-360427

(71)Applicant : NICHIA CHEM IND LTD

(22)Date of filing : 26.12.1997

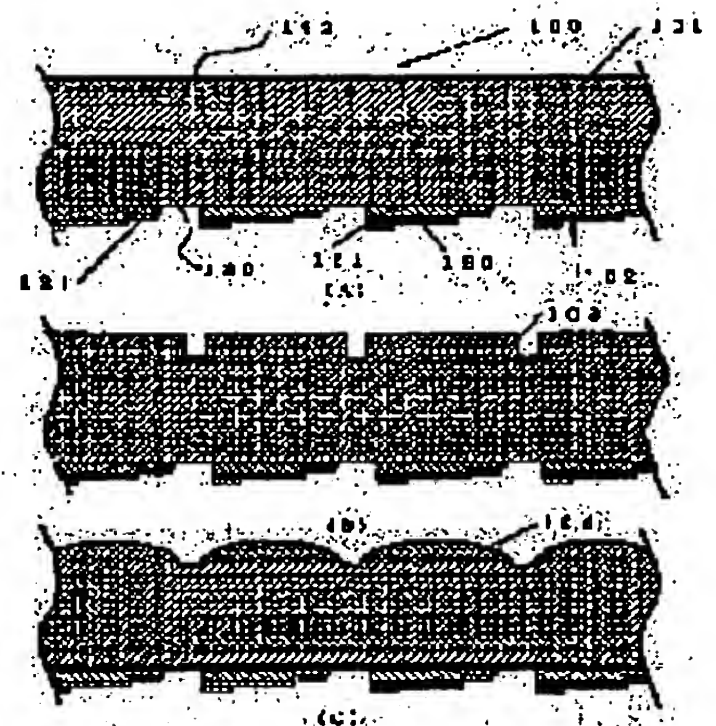
(72)Inventor : SHONO HIROBUMI
TOYODA TATSUNORI

(54) PHOTOSEMICONDUCTOR DEVICE AND FABRICATION THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To mass produce photosemiconductor devices, while enhancing utilization efficiency of light by depositing a nitride semiconductor on a first major surface of a translucent substrate and employing a curved shape exhibiting lens effect, at least partially in a second major surface facing the first major surface.

SOLUTION: A plurality of insular nitride semiconductor layers 102 are formed on a semiconductor wafer 100 by forming an etching face 130 from the surface side 151 of the nitride semiconductor until the boundary face to a sapphire substrate 101 for making a trench 103 is exposed. After the sapphire substrate 101 has been polished, the nitride semiconductor wafer 100 is secured onto a table being freely derivable in the horizontal direction, with the rear side 152 of the sapphire substrate 101 directed upwards. Next, trenches 103 are made vertically and horizontally in the bottom face of the sapphire substrate 101 substantially uniformly. Finally, the rear side 152 of the sapphire substrate 101 is polished using a single side polishing machine and abrasive to form a curved shape 104 exhibiting lens effect.



LEGAL STATUS

[Date of request for examination] 28.03.2000

[Date of sending the examiner's decision of rejection] 20.05.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3362836

[Date of registration] 25.10.2002

[Number of appeal against examiner's decision of rejection] 2002-11056

[Date of requesting appeal against examiner's decision of rejection] 19.06.2002

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The OPTO semiconductor device characterized by for a translucency substrate (101) being the OPTO semiconductor device (110) with which it has the 1st principal plane (151) and the 1st principal plane, and the 2nd principal plane (152) that counters, and the laminating of the nitride semiconductor (102) was carried out on the 1st principal plane (151), and being the curved-surface configuration (104) in which said a part of 2nd principal plane [at least] (152) has the lens effectiveness.

[Claim 2] The OPTO semiconductor device according to claim 1 which has p mold electrode (120) with which nontransparent nature or permeability touches a low p type semiconductor to luminescence wavelength or light-receiving wavelength at least while the laminating of said nitride semiconductor (102) is carried out with the n-type semiconductor and the p type semiconductor on the translucency substrate (101).

[Claim 3] It is the OPTO semiconductor device (310) with which a translucency substrate (301) has the 1st principal plane (351) and the 1st principal plane, and the 2nd principal plane (352) that counters, and the laminating of the nitride semiconductor (302) was carried out on the 1st principal plane (351). The OPTO semiconductor device characterized by having the reflective film (309) which reflects the luminescence wavelength or light-receiving wavelength of a nitride semiconductor (302) at least on this curved-surface configuration (304) while the 2nd principal plane (352) of said translucency substrate (301) has a curved-surface configuration (304).

[Claim 4] It is the manufacture approach of an OPTO semiconductor device (110) that a nitride semiconductor (102) divides and forms the semiconductor wafer (100) by which the laminating was carried out on a translucency substrate (101). The process which forms the slot (103) which does not reach said nitride semiconductor (102) from the rear-face side of the translucency substrate which counters said nitride semiconductor (102) laminating side side, The manufacture approach of the OPTO semiconductor device characterized by having the process which forms a curved-surface configuration (104) by grinding the rear-face side of said translucency substrate (101) after formation of said slot (103), and the process which separates a semiconductor wafer (100) along said slot (103) [claim 5] The manufacture approach of an OPTO semiconductor device that formation of said slot (103) was indicated by claim 4 by laser radiation.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach which can form the OPTO semiconductor device of the Takamitsu use effectiveness and this which have a nitride semi-conductor with sufficient mass-production nature especially on a translucency substrate with respect to the OPTO semiconductor device used for short wavelength LED, short wavelength LD (Laser Diode), a photosensor, a solar battery, etc.

[0002]

[Description of the Prior Art] The band gap of a semi-conductor can form variously a nitride semi-conductor ($\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) from a narrow thing to a large thing. Therefore, promising ** is carried out from blue or an ultraviolet region as LED which has luminescence wavelength in orange, or LD (Laser Diode). Moreover, a solar battery with high photosensor and electromotive force which harnessed the property of the nitride semi-conductor which can be driven also at an elevated temperature is mentioned as an OPTO semiconductor device.

[0003] since it is difficult for the semiconductor device using such a nitride semi-conductor to make a single crystal form with sufficient mass-production nature — a sapphire [with a refractive index as high as about 1.8, and critical usually small angle of refraction], and spinel substrate top — MOCVD — the laminating of the nitride semi-conductor must be carried out using law etc.

[0004] The nitride semi-conductor by which a laminating is carried out to sapphire, a spinel, etc. is hetero-epi structure. a nitride semi-conductor — silicon on sapphire etc. — lattice constant irregular ** — coefficient of thermal expansion also differs greatly. Silicon on sapphire has the crystal structure of hexagonal system, and does not have the property top cleavage. Furthermore, it is the matter with Mohs hardness very as hard [sapphire and a nitride semi-conductor] as about 9. Therefore, unlike other semi-conductors, such as GaAs and GaP, a substrate and the semi-conductor layer itself are hard. Moreover, since it is hetero-epi structure, it cannot be made to form in various configurations easily, either. When the substrate itself furthermore has insulation, there is much constraint by the side of a semi-conductor layer.

[0005] The manufacture approach of an LED chip is shown using drawing 6 (A) – (D) as an example of such an OPTO semiconductor device. The buffer layer which made AlN etc. form at low temperature on silicon on sapphire 601 at drawing 6 (A), GaN which works as an n mold contact layer, InGaN which works as a barrier layer, GaAlN which works as a p mold cladding layer, The semi-conductor wafer considered as the configuration which has the electrodes 620 and 621 formed after GaN which works as a p mold contact layer exposed the nitride semi-conductor 602, p mold, and the n-type semiconductor by which the laminating was carried out by etching etc. is formed (drawing 6 (A)). Next, the slot 603 which divides a semi-conductor wafer into the magnitude as an LED chip is formed by the dicer (drawing 6 (B)). The scribe line 604 is put into the base of a slot 603 (drawing 6 (C)). Along the scribe line 604, with a roller etc., a pressure is applied, a semi-conductor wafer is separated and OPTO semiconductor device 610 is manufactured (drawing 6 (D)). In this way, the LED chip with which the light and the ultraviolet region of short wavelength can comparatively emit light can be formed by supplying power to each electrode of formed OPTO semiconductor device 610.

[0006]

[Problem(s) to be Solved by the Invention] However, in current [which is asked for OPTO semiconductor devices such as a light emitting device with more high luminous efficiency, and a photo detector with high sensibility with high or conversion efficiency,], the OPTO semiconductor device of the above-mentioned configuration is not enough, and development of the OPTO semiconductor device which was more excellent in the property is called for. Therefore, this invention is to offer an OPTO semiconductor device with high efficiency for light utilization with sufficient mass-production nature.

[0007]

[Means for Solving the Problem] This invention is OPTO semiconductor device 110 with which the translucency substrate 101 has the 1st principal plane 151 and the 1st principal plane, and the 2nd principal plane 152 that counters, and the laminating of the nitride semi-conductor 102 was carried out on the 1st principal plane 151. Especially, a part of 2nd principal plane [at least] 152 serves as the curved-surface configuration 104 which has the lens effectiveness.

[0008] The OPTO semiconductor device of this invention according to claim 2 has p mold electrode 120 with which nontransparent nature or permeability touches a low p type semiconductor to luminescence wavelength or light-receiving wavelength at least while the laminating of the nitride semi-conductor 102 is carried out with the n-type semiconductor and the p type semiconductor on the translucency substrate 101.

[0009] The OPTO semiconductor device of this invention according to claim 3 is OPTO semiconductor device 310 with which the translucency substrate 301 has the 1st principal plane 351 and the 1st principal plane, and the 2nd principal plane 352 that counters, and the laminating of the nitride semi-conductor 302 was carried out on the 1st principal plane 351. While the 2nd principal plane 352 of the translucency substrate 301 has the curved-surface configuration 304 especially, the reflective film 309 which reflects the luminescence wavelength or light-receiving wavelength of the nitride semi-conductor 302 at least on the curved-surface configuration 304 is formed.

[0010] The manufacture approach of the OPTO semiconductor device indicated by claim 4 of this invention is the manufacture approach of OPTO semiconductor device 110 that the nitride semi-conductor 102 divides and forms the semi-conductor wafer 100 by which the laminating was carried out on the translucency substrate 101. It is the manufacture approach of having the process which forms the slot 103 which does not reach said nitride semi-conductor 102 from the rear-face side of the translucency substrate which counters a nitride semi-conductor 102 laminating side side especially, the process which forms the curved-surface configuration 104 by grinding the rear-face side of the translucency substrate 101 after formation of a slot 103, and the process which separates the semi-conductor wafer 100 along a slot 103.

[0011] The manufacture approach of the OPTO semiconductor device indicated by claim 5 of this invention uses laser radiation for formation of a slot 103.

[0012]

[Embodiment of the Invention] this invention person came to accomplish header this invention for the ability of an OPTO semiconductor device with high efficiency for light utilization to be formed by making into a specific configuration the translucency substrate with which the laminating of the nitride semi-conductor was carried out as a result of various experiments. Moreover, it also finds out that the OPTO semiconductor device which had an above-mentioned specific configuration with sufficient mass-production nature comparatively simply can be formed only by adding a polish process at the time of OPTO semiconductor device formation.

[0013] By processing into a curved-surface configuration the translucency substrate used at the time of nitride semi-conductor formation, this invention makes the light confined in the interior of an OPTO semiconductor device emit outside efficiently, and raises efficiency for light utilization. Moreover, the high nitride semiconductor device of mass-production nature can be formed by the ability forming an above-mentioned curved-surface configuration with a sufficient controllability by using the slot formed at the time of nitride semi-conductor wafer division.

[0014] That is, in the configuration of the light emitting device which is OPTO semiconductor device 610 like drawing 6 (D), a part of luminescence wavelength which emitted light in the nitride semi-conductor layer goes also to a substrate rear-face side. Since the substrate configuration is an abbreviation rectangular parallelepiped configuration, such light causes critical angle reflection within a substrate, and light does not leave them in the exterior of a nitride semiconductor device. Even if emitted outside, there are some which produce absorption loss within a substrate. Similarly, by the photo detector, it is thought that total reflection etc. is carried out and the light from the outside cannot be absorbing efficiently in a nitride semi-conductor layer.

[0015] Like drawing 2 , by giving the lens effectiveness by making the substrate rear-face side of an

OPTO semiconductor device into the curved-surface configuration 204, this invention prevents critical angle reflection of the light which emitted light in the semi-conductor layer 202, and went to the rear face, and takes out light efficiently. Or the critical angle reflection of light-receiving wavelength which is going to carry out incidence is protected from a rear-face side, and it makes it possible to condense efficiently and to incorporate. That is, a critical angle refractive index is enlarged by changing the configuration of the translucency substrate 201, and efficiency for light utilization is raised.

[0016] Moreover, this invention can form above-mentioned OPTO semiconductor device 110 with sufficient mass-production nature like drawing 1 by using the slot 103 used from the semi-conductor wafer 100 at the time of division of OPTO semiconductor device 110. That is, while also being able to make the desired curved-surface configuration 104 form with a sufficient controllability by grinding the slot 103 established in the translucency substrate 101 used at the time of semi-conductor wafer 100 division, mass-production nature may also be improved. The example of a configuration of this invention is shown below.

[0017] A rear-face side makes the buffer layer of GaN specifically as a light emitting device form on the front face of the silicon on sapphire which became a concave lens configuration by polish. There is optical diffusibility and light emitting diode with high efficiency for light utilization can be made to form on a buffer layer by carrying out the laminating of the contact layer which consists of an n mold GaN, the luminous layer which consists of undoping InGaN, the cladding layer which consists of a p mold AlGaIn, and the contact layer which consists of a p mold GaN.

[0018] A rear-face side makes the buffer layer of GaN similarly specifically as a photo detector form on the front face of the spinel substrate of a convex lens configuration by polish. A photosensor with high photosensitivity can also be made to form by making the counterelectrode of a pair form in the n mold GaN on a buffer layer. Hereafter, the configuration of this invention is explained in full detail.

[0019] (OPTO semiconductor devices 110, 210, 310, 410, and 510) The nitride semi-conductor ($\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) 102 is formed on the translucency substrate 101, and it functions as the OPTO semiconductor device of this invention as an optoelectric transducer. the nitride semi-conductor 102 — a translucency substrate top — MOCVD — law and HVPE — it can be made to form using law The crystallinity of the nitride semi-conductor made to form on it can be raised more by using buffer layers made to form at low temperature on a translucency substrate, such as GaN, AlN, and GaAlN. If a nitride semi-conductor remains as it is and is made to form, it can form a semi-conductor with n-type conduction nature. In order to consider as a n-type semiconductor with desired resistivity etc., it can be made to form by making n mold impurities, such as Si, germanium, C, and Ti, dope.

[0020] On the other hand, it is hard to form a nitride semi-conductor only by doping Mg, Zn, Be, calcium, Sr, and Ba as a p mold impurity into p mold. low — or it carries out annealing at the temperature of 400 degrees C or more, p mold can be made to form by carrying out electron beam irradiation, after doping p mold impurity, in order to consider as a p type semiconductor [****] It can be made to form as a light emitting device or a photo detector by carrying out two or more laminatings of the nitride semi-conductor to p mold, i mold, and n mold by request, and considering as the Schottky barrier, MIS junction, PIN junction, pn junction, etc.

[0021] As a substrate in which such a nitride semi-conductor is made to form, although silicon carbide, gallium nitride, a zinc oxide, sapphire, a spinel, etc. are mentioned, sapphire and the spinel which are a translucency insulating substrate in consideration of mass-production nature and the crystallinity of the nitride semi-conductor made to form after that are desirable.

[0022] After OPTO semiconductor device 110 makes a slot 103 form in the translucency substrate 101 of the nitride semi-conductor wafer 100, it can be formed by forming Blake Rhine 105 with laser, a scribe, etc., and dividing according to external force. Therefore, after formation of a slot 103 forms the curved-surface configuration of translucency substrate rear-face side 152 which has the lens effectiveness, and it can also be formed using a slot 103. [formation]

[0023] When making the curved-surface configuration 104 form using a slot 103, OPTO semiconductor device 110 of this invention can be made to form with sufficient mass-production nature simply.

[0024] In the curved surface 104 which has the lens effectiveness by the side of the translucency

substrate rear face 152, only the edge of the translucency substrate 101 may curve, it may observe from a substrate side, a frameless square and a frameless rectangle may be formed, and circular [remarkable], an ellipse form, etc. are sufficient as the lens effectiveness. Moreover, what does the lens effectiveness so can choose a convex lens configuration, a concave lens configuration, etc. variously.

[0025] When the translucency substrate of OPTO semiconductor device 110 has the lens effectiveness, especially the electrode 120 of OPTO semiconductor device 110 can be used effectively for reflection of light etc. Therefore, various metallic oxides, such as gold, aluminum, platinum, various alloys, and ITO, can be chosen as the electrode material of an OPTO semiconductor device. When it is made to form with a metal, it can use by making the thickness adjust also as the reflective film 120 with high reflexivity with low permeability, or a transparent electrode 320 with high permeability.

[0026] The light which receives light as reflective film 309 and 409 formed on the curved-surface configuration 304 of OPTO semiconductor devices 310 and 410 or the nitride semi-conductor 302 emits light can also be made to form by others, an alloy, and dielectric multilayers that what is necessary is just what is reflected efficiently. [metals /, such as gold, silver, copper, and aluminum,]

[0027] (Slots 103, 303, 503, and 513 formed in the nitride semi-conductor wafer) The slot 103 which does not reach the semi-conductor layer 102 from semi-conductor laminating side side 151 and the translucency substrate side rear face 152 which counters is used for making a curved surface 104 form in the rear face of the translucency substrate 101 by polish. A part of slot [at least] 103 can be suitably used, in order to make it divide into the nitride semiconductor device 110 from the nitride semi-conductor wafer 100 behind.

[0028] The slot 103 established in the translucency substrate 101 in this invention can be used also in order to make the curved-surface configuration 104 form. Especially the curved-surface configuration 104 is controllable by spacing of the slot 103 prepared, or the depth of a slot.

[0029] Even if it makes a rear face grind similarly, the magnitude of parts other than a slot (heights) is fixed, or it changes the width of face of a slot, the width of face of a slot is fixed and, specifically, polish rates differ by changing the magnitude of parts other than a slot (heights). The width of face of parts other than a slot (heights) is fixed, and it is in the inclination for a polish rate to become quick, so that it will become large, if spacing of a slot is made large. Moreover, selectivity is excellent although the polish efficiency of heights falls like the width of face of a slot being narrow (a heights pulse duty factor being high). The width of face of a slot is fixed similarly, and the more the magnitude of parts other than a slot (heights) becomes small, the more it is in the inclination for a polish rate to become quick.

[0030] Since it is thought that a difference produces these according to the polishing pressure force distribution by polishing, the curved surface of a translucency substrate can be made to form in a request with the width of face, spacing, and the depth of a slot. The curved surface of a translucency substrate can be made to form in a desired curved-surface configuration by magnitude, the depth, etc. of a slot, and polish. As a curved-surface configuration of a translucency substrate, a convex lens configuration and a concave lens configuration are mentioned. Moreover, various curved surfaces, such as a **** perfect circle configuration and ellipse form top, can consist of luminescence observation side sides.

[0031] When making a slot form by the dicer, 15 to 35 micrometers has the desirable width of face of a slot, and it is 20 to 25 micrometers more preferably. When the width of face of a slot becomes narrow from 15 micrometers, blurring of the edge of a blade of a dicer is in the inclination which is hard to form in homogeneity greatly. Moreover, the more the width of face of a slot is large, the number of the nitride semiconductor devices which can be divided from a semi-conductor wafer decreases, and, the more mass-production nature worsens. Moreover, the depth of the slot used for separation of a semi-conductor wafer has desirable 20 micrometers or more, in order for an end face to make a semi-conductor wafer divide flat and smooth. As for especially a slot, it is desirable that spacing of the base and the front face by the side of a semi-conductor laminating side is almost uniform within the limits of 30 to 100 micrometers.

[0032] In order to make the width of face of a slot form smaller and deeply, a slot can be made to form

in silicon on sapphire or a spinel substrate with a laser beam machine. As such a laser beam machine, an YAG laser, an excimer laser, and a CO2 laser can use suitably. There is little deterioration of heat and especially an YAG laser can form a slot. Moreover, since a CO2 laser can raise an output, it comes size and is excellent in formation of inside ** and the twist trench section. Desired configurations, such as the shape of the shape of the shape of a perfect circle and an ellipse or a rectangle, can also be made to adjust the configuration of the laser radiation side irradiated by the laser beam machine by letting a filter pass etc.

[0033] When making a slot form with a laser beam machine, only the laser to which laser radiation equipment itself may be moved and which is irradiated can be scanned by a mirror etc., and a slot can also be made to form. Furthermore, the slot of the desired depth can be made to form in a request in every direction by making the stage holding a semi-conductor wafer drive variously horizontally.

[0034] (Polish) When a cross-section configuration grinds the substrate in which a rectangle configuration is shown, it becomes the configuration from which especially polish of the edge part of a rectangle configuration advances, and the angle fell. The slot 103 which does not reach the semi-conductor layer 102 from substrate rear-face side of semi-conductor wafer 100 152 is formed, and the curved-surface configuration 104 is formed in parts for the translucency substrate flesh-side surface part other than slot 103 by grinding rear-face side 152 of a semi-conductor wafer after that.

[0035] Polish of the translucency substrate 101 can apply fixed pressurization to the semi-conductor wafer 100, and can be performed using a slurry. Although various things are mentioned to the slurry used for polish, a silica, a diamond, etc. are mentioned suitably. Since the width of face and the depth of a slot like **** have a limit, in order to make the curved surface of a translucency substrate form when using a slot for division of a semi-conductor wafer, it is desirable to use a thing 6 micrometers or less for the mean particle diameter of an abrasive grain, and the mean particle diameter of 3 micrometers is more desirable. It cannot be overemphasized that it is not what is hereafter limited only to this example although the concrete example of this invention is explained in full detail.

[0036]

[Example] (Example 1) The sapphire which is 200 micrometers in thickness and was washed was used as the translucency substrate 101, the laminating of the nitride semi-conductor 102 was carried out using the MOCVD method, and the nitride semi-conductor wafer 100 was made to form. After a nitride semi-conductor divided a substrate, it was made to form as multilayers so that it may work as a light emitting device which is OPTO semiconductor device 110. First, GaN which works as a buffer layer with a thickness of about 200A was made to form by pouring the hydrogen gas which is NH3 (ammonia) gas, TMG (trimethylgallium) gas, and carrier gas as material gas in 510 degrees C.

[0037] Next, after stopping the inflow of TMG gas, the GaN layer with a thickness of about 4 micrometers which works as an n mold contact layer was made to form by mentioning the temperature of a reactor to 1150 degrees C, pouring SiH4 (silane) gas as NH3 (ammonia) gas, TMG gas, and dopant gas, and pouring hydrogen gas as carrier gas again.

[0038] The barrier layer made the undoping InGaN layer with a thickness of about 3nm deposit by considering only as carrier gas, once holding the temperature of a reactor at 800 degrees C, and pouring hydrogen gas as material gas the back as NH3 (ammonia) gas, TMG gas, TMI (trimethylindium), and carrier gas.

[0039] In order to make a cladding layer form on a barrier layer, after suspending the inflow of material gas and holding the temperature of a reactor at 1050 degrees C, hydrogen gas was formed as Cp2Mg (cyclo PENTAJIERUMAGUSHIUMU) gas and carrier gas, and the GaAlN layer with a thickness of about 0.1 micrometers was made to form as a sink p mold cladding layer as material gas as NH3 (ammonia) gas, TMA (trimethylaluminum) gas, TMG gas, and dopant gas.

[0040] The temperature of a reactor is maintained at 1050 degrees C, hydrogen gas is formed as Cp2Mg gas and carrier gas, and the GaN layer with a thickness of about 0.5 micrometers was made to form as a sink p mold contact layer as NH3 (ammonia) gas, TMG gas, and dopant gas as material gas finally (in addition, annealing treatment of the p mold nitride semi-conductor layer has been carried out above 400 degrees C.).

[0041] The semi-conductor wafer 100 with which the etching side 130 was made to form and two or more island-like nitride semi-conductor layers 102 were formed is used until an interface with the silicon on sapphire 101 in which a slot 103 is formed from nitride semi-conductor front-face side 151 of RIE (Reactive Ion Etching) is exposed to the semi-conductor wafer 100. In addition, a mask is made to form and it is made to have removed after etching so that pn each semi-conductor may be exposed at the time of etching. Moreover, the metal electrode is formed in pn each semi-conductor layer by the sputtering method as p mold electrode 120 and an n mold electrode 121. In order to take out light from silicon-on-sapphire side 152, the electrode prepared on the semi-conductor is made into thickness to which nontransparent nature or permeability becomes low to luminescence wavelength (drawing 1 (A)).

[0042] After grinding the silicon on sapphire 101 of the formed nitride semi-conductor wafer 100 to 100 micrometers, the vacuum chuck was used and it was made to fix on the table horizontally which can be driven free so that silicon-on-sapphire 101 rear-face side 152 of the semi-conductor wafer 100 may turn up (non-** Fig.).

[0043] By moving a stage by blade engine-speed 30,000rpm and cutting speed 3 mm/sec, 25 micrometers of **** and a slot with a depth of about 20 micrometers are formed in the base of silicon on sapphire 101 almost in all directions to homogeneity, and it considers as a slot 103. If a slot 103 is seen from silicon-on-sapphire rear-face side of nitride semi-conductor wafer 101 152, it is made to have formed in the magnitude of 300-micrometer angle from which it is formed in the etching side 130 and abbreviation parallel, and each serves as OPTO semiconductor device 110 after that (drawing 1 (B)).

[0044] Next, it grinds to rear-face side 152 of silicon on sapphire using a diamond slurry with a mean particle diameter [used as an one side grinder and an abrasive material] of 3 micrometers, and forms in the curved-surface configuration 104 which carries out a lens operation (drawing 1 (C)).

[0045] The scribe line 105 is formed in the slot 103 used in order to form the curved-surface configuration 104 with a scribe after washing the semi-conductor wafer 100 (drawing 1 (E)).

[0046] A load can be applied with a roller (non-** Fig.) along a slot 103, and cutting separation of the nitride semi-conductor wafer 100 can be carried out (drawing 1 (E)).

[0047] An LED chip can be formed as OPTO semiconductor device 110 of a flip chip mold with the curved-surface configuration in which a translucency substrate has the lens effectiveness as mentioned above.

[0048] The example of mounting of this LED chip is shown in drawing 2 . The nitride semi-conductor layer 202 fixes to the electrode 207 on the mounting substrate 208 downward the front-face side by which the laminating was carried out using Ag content resin which is the conductive paste 206 as a mounting member. The curved-surface configuration 204 formed in the rear-face side of the translucency substrate 201 functions as a lens, and the quantity of light of OPTO semiconductor device 210 becomes available effectively. Moreover, the reflection factor of p mold electrode 220 to luminescence wavelength is made high by making Au deposit with a thick film. The luminescence wavelength which was suitable caudad among drawing by this, and was emitted from the semi-conductor luminous layer also becomes possible [reflecting with p mold electrode 220 and taking out from an OPTO semiconductor device efficiently]. Moreover, it becomes possible by making low the permeability to the luminescence wavelength of p mold electrode to prevent degradation of the mounting member 206 with the luminescence wavelength emitted from an OPTO semiconductor device.

[0049] Moreover, optical connectability with an optical fiber 209 can also improve. Furthermore, like drawing 7 , since the slot end face serves as a curved-surface configuration, the scribe line 702 which shifted from the edge-of-a-blade fang furrow section of a scribe at the time of a scribe drive, and was distorted at it is not formed. That is, the scribe line 701 as a request can be formed along the circumference of a slot which can guide the edge of a blade of a scribe. Furthermore, in order to use a slot also for nitride semi-conductor wafer division, it becomes possible to simplify the process of nitride semi-conductor wafer division.

[0050] (Example 2) The sapphire which is 200 micrometers in thickness and was washed was used as the translucency substrate 301, the laminating of the nitride semi-conductor 302 was carried out using

the MOCVD method, and the nitride semi-conductor wafer 300 was made to form. After the nitride semi-conductor 302 divided the translucency substrate 301, it was made to form as multilayers so that it may work as a light emitting device 310 which is an OPTO semiconductor device. First, GaN which works as a buffer layer with a thickness of about 200Å was made to form by pouring the hydrogen gas which is NH₃ (ammonia) gas, TMG (trimethylgallium) gas, and carrier gas as material gas in 510 degrees C.

[0051] Next, after stopping the inflow of TMG gas, the GaN layer with a thickness of about 4 micrometers which works as an n mold contact layer was made to form by mentioning the temperature of a reactor to 1150 degrees C, pouring SiH₄ (silane) gas as NH₃ (ammonia) gas, TMG gas, and dopant gas, and pouring hydrogen gas as carrier gas again.

[0052] The barrier layer made the undoping InGaN layer with a thickness of about 3nm deposit by considering only as carrier gas, once holding the temperature of a reactor at 800 degrees C, and pouring hydrogen gas as material gas the back as NH₃ (ammonia) gas, TMG gas, TMI (trimethylindium), and carrier gas.

[0053] In order to make a cladding layer form on a barrier layer, after suspending the inflow of material gas and holding the temperature of a reactor at 1050 degrees C, hydrogen gas was formed as Cp₂Mg (cyclo PENTAJIERUMAGUSHIUMU) gas and carrier gas, and the GaAlN layer with a thickness of about 0.1 micrometers was made to form as a sink p mold cladding layer as material gas as NH₃ (ammonia) gas, TMA (trimethylaluminum) gas, TMG gas, and dopant gas.

[0054] The temperature of a reactor is maintained at 1050 degrees C, hydrogen gas is formed as Cp₂Mg gas and carrier gas, and the GaN layer with a thickness of about 0.5 micrometers was made to form as a sink p mold contact layer as NH₃ (ammonia) gas, TMG gas, and dopant gas as material gas finally (in addition, annealing treatment of the p mold nitride semi-conductor layer has been carried out above 400 degrees C.).

[0055] The semi-conductor wafer 300 with which etched until the interface with the silicon on sapphire in which a slot is formed from front-face side where laminating of nitride semi-conductor was carried out to semi-conductor wafer 300 by RIE (Reactive Ion Etching) 351 was exposed, and the etching side 320 was made to form, and two or more island-like nitride semi-conductor layers were formed is used. In addition, a mask is made to form and it is made to have removed after etching so that pn each semi-conductor may be exposed at the time of etching. Moreover, the electrode is formed in pn each semi-conductor layer by the sputtering method as p mold electrode 320 and an n mold electrode 321. In order to take out light from a semi-conductor front-face side through p mold electrode 320, Au is made to have formed the thickness of p mold electrode 320 thinly with 1000Å (drawing 3 (A)).

[0056] In this way, after grinding the silicon on sapphire 301 of the formed nitride semi-conductor wafer 300 to 100 micrometers, the vacuum chuck was used and it was made to fix on the table horizontally which can be driven free so that silicon-on-sapphire rear-face side 352 of the semi-conductor wafer 300 may turn up (non-*** Fig.).

[0057] By moving a stage by blade engine-speed 30,000rpm and cutting speed 3 mm/sec, 25 micrometers of **** and a slot with a depth of about 20 micrometers are formed in the base of silicon on sapphire 301 almost in all directions to homogeneity, and it considers as a slot 303. If a slot 303 is seen from silicon-on-sapphire rear-face side of semi-conductor wafer 300 352, it is made to have formed in the magnitude of 300-micrometer angle from which it is formed in the etching side 330 and abbreviation parallel, and each serves as OPTO semiconductor device 310 after that (drawing 3 R>3 (B)).

[0058] Next, the curved-surface configuration 304 in which rear-face side 352 of silicon on sapphire 301 is ground using a diamond slurry with a mean particle diameter [used as an one side grinder and an abrasive material] of 3 micrometers, and the translucency substrate 301 has the lens effectiveness is formed.

[0059] The reflective film 309 of aluminum is formed with a vacuum deposition method after washing the semi-conductor wafer 300 on translucency substrate rear-face side 352 used as the whole rear-face surface of a nitride semi-conductor wafer (drawing 3 (C)).

[0060] After formation of the reflective film 309, with a depth of 5 micrometers Blake Rhine 305 is formed in the base of a slot 303 by laser radiation (drawing 3 (D)).

[0061] Next, the roller to which the load was applied along the slot 303 is run, the semi-conductor wafer 300 is cut, and the LED chip which is OPTO semiconductor device 310 is made to form (drawing 3 (E)).

[0062] Since laser performs formation of a slot 303 and scribe Rhine 305, the cost generated compared with things in which a slot is made to form mechanically, such as a scribe, for the variation [exhausting / a cutter] of the process tolerance by degradation and edge-of-a-blade exchange can be reduced. Moreover, in order to use a slot 303 also for nitride semi-conductor wafer 300 division, it becomes possible to reduce the process of semi-conductor wafer division. Furthermore, in order to form Blake Rhine on the translucency substrate in which the reflective film was prepared by laser radiation, blinding by metals, such as aluminum from which a blade constitutes the reflective film 309 at the time of the Blake Rhine formation, is not started.

[0063] The example of mounting of this OPTO semiconductor device 410 is shown in drawing 4 . An OPTO semiconductor device is mounted on the mounting substrate 408 using mounting members, such as an epoxy resin, and mounting is completed by carrying out wire bonding of the electrode of OPTO semiconductor device 410, and the external electrode prepared on the mounting substrate 408 (non-** Fig.). Since the translucency substrate rear-face side of OPTO semiconductor device 410 has a curved-surface configuration, it becomes possible to condense luminescence wavelength efficiently and to take out outside. Moreover, the reflective film 409 becomes possible [reducing degradation of the die weld junction material 406 from which the luminescence wavelength from OPTO semiconductor device 410 or the outside becomes a cause] in order to reduce the quantity of light which carries out incidence to the mounting member 406. Effectiveness is large especially when the OPTO semiconductor device and luminescence wavelength which are used out in the fields are in an ultraviolet-rays region.

[0064] (Example 1 of a comparison) A polish process was not performed in the example 1, but the LED chip was made to form similarly except not having a curved surface. The formed LED chip was compared with the LED chip of an example 1 and an example 2. When it compares with the LED chip of an example 1, compared with the LED chip of the example 1 of a comparison in which the quantity of light of an example 1 does not have a curved surface, it improves by about 1.3 times. When it compares with the LED chip of an example 2 similarly, compared with the LED chip of the example 1 of a comparison in which the quantity of light of an example 2 does not have a curved surface, it improves by about 1.2 times.

[0065] (Example 3) While making a slot 503 form with laser, the semi-conductor wafer 500 was made to form like an example 1 except having made the slot 513 which is not used for division of an OPTO semiconductor device form (drawing 5 (A)). In addition, making laser (356nm) irradiate by 16 J/cm² from YAG laser irradiation equipment, it forms 30 micrometers of ****, and a slot with a depth of about 5 micrometers in the base of silicon on sapphire 501 in all directions, and is made to have made them the slot 503 by moving a stage. It adjusts and a slot 503 is formed so that spacing of the base and front face of a semi-conductor stratification plane may become homogeneity mostly within 95 micrometers. The slot 513 which is not used for division is made to have formed more shallowly than a slot 503.

[0066] The curved-surface configuration 504 is formed in a semi-conductor wafer rear face by grinding rear-face side 552 of the translucency substrate 501. The curved-surface configuration committed as four lenses to one of OPTO semiconductor device 510 behind formed of polish is formed (drawing 5 (C)).

[0067] Next, Blake Rhine 505 is formed only in the base of the slot 503 equivalent to the magnitude of OPTO semiconductor device 510. At this time, the depth of Blake Rhine 505 formed by laser is 3 micrometers. A laser output is adjusted so that it may become above (drawing 5 (D)).

[0068] Then, along a slot 503, with a roller, a load is made to act, the semi-conductor wafer 500 is cut, and OPTO semiconductor device 510 is separated (drawing 5 (E)).

[0069] Since laser performs formation of slots 503 and 513 and Blake Rhine 505, the cost generated for the variation [exhausting / a cutter] of the process tolerance by degradation and edge-of-a-blade exchange can be reduced.

[0070]

[Effect of the Invention] A substrate rear-face side has a curved-surface configuration, and an OPTO semiconductor device can take out conventionally the light which was not able to be taken out to the exterior of an OPTO semiconductor device because of critical angle reflection. Or the light which was not able to be incorporated can be incorporated now and the efficiency for light utilization of an OPTO semiconductor device improves.

[0071] By forming the reflective film on a translucency substrate rear face with a curved-surface configuration, a translucency substrate rear-face side achieves the same effectiveness as a PARABONA antenna to luminescence wavelength or light-receiving wavelength. Therefore, or it takes out light from an OPTO semiconductor device efficiently, it becomes possible to incorporate light.

[0072] Furthermore, when considering as the flip chip mold which turns a semi-conductor stratification plane side down, and mounts an OPTO semiconductor device, the substrate rear face of a curved-surface configuration has the effectiveness as a lens. Furthermore, since p-mold electrode functions as a reflecting mirror, it becomes an OPTO semiconductor device with high luminous efficiency or light-receiving effectiveness.

[0073] By considering as the manufacture approach of this invention, it becomes possible to manufacture an OPTO semiconductor device with high efficiency for light utilization simply.

[0074] Moreover, reduction of the processing cost generated by scribe cutter degradation like before and exchange is attained by forming a slot with laser. By dividing a wafer along a slot, it becomes possible to obtain comparatively simply the OPTO semiconductor device to which the configuration was equal with the sufficient yield.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing 1 is the mimetic diagram having shown the processing approach of the optical semi-conductor wafer in an example 1.

[Drawing 2] Drawing 2 is the mimetic diagram having shown the example of mounting of the OPTO semiconductor device in an example 1.

[Drawing 3] Drawing 3 is the mimetic diagram having shown the processing approach of the optical semi-conductor wafer in an example 2.

[Drawing 4] Drawing 4 is the mimetic diagram having shown the example of mounting of the OPTO semiconductor device in an example 2.

[Drawing 5] Drawing 5 is the mimetic diagram having shown the processing approach of the optical semi-conductor wafer in an example 3.

[Drawing 6] Drawing 6 is the mimetic diagram having shown the processing approach of the optical semi-conductor wafer shown for this invention and a comparison.

[Drawing 7] Drawing 7 is the typical explanatory view showing one of the effectiveness of this invention.

[Description of Notations]

100,300,500 ... Nitride semi-conductor wafer
 101, 201, 301, 401, 501 ... Translucency substrate
 102, 202, 302, 402, 502 ... Nitride semi-conductor
 103 303 ... Slot established in the translucency substrate
 104, 204, 304, 504 ... Curved-surface configuration prepared in the rear-face side of a translucency substrate
 105, 305, 505 ... Blake Rhine
 110, 210, 310, 410, 510 ... OPTO semiconductor device
 120, 220, 320, 420 ... p mold electrodes
 121, 321, 421 ... n mold electrode
 130 330 ... Etching side
 151, 351, 551 ... The 1st principal plane
 152, 352, 552 ... The 2nd principal plane
 206 406 ... Mounting member
 207 ... Electrode on a mounting substrate
 208 408 ... Mounting substrate
 209 ... Edge of an optical fiber
 309 409 ... Reflective film
 503 ... Slot used for division of an OPTO semiconductor device
 513 ... Slot which is not used for division of an OPTO semiconductor device
 600 ... Semi-conductor wafer
 601 ... Translucency substrate
 602 ... Nitride semi-conductor
 603 ... Slot
 604 ... Scribe Rhine
 610 ... OPTO semiconductor device
 620 ... p mold electrode
 621 ... n mold electrode
 701 ... Scribe line as the request formed along the slot
 702 ... Bent scribe line

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.